

第一章

CPLD 概論

- 1-1 何謂 CPLD
- 1-2 CPLD 的特性
- 1-3 CPLD 主要生產廠商及產品簡介
- 1-4 硬體下載轉接及實驗器工具

1-1 何謂 CPLD

CPLD 是複雜的可規劃邏輯元件(Complex Programmable Logic Device; 簡稱 CPLD)，容量比可規劃邏輯元件 PLD(Programmable Logic Device; 簡稱 PLD) 大很多，可製作的電路自然也就大得多，程度好的設計者甚至連 CPU 都可做出來。它的主要用途在於數位邏輯電路的 IC 設計製作，一般數位電路若稍微大一點，則使用 IC 多，接線複雜，很容易有接線錯誤問題及假焊造成錯誤，或有雜訊問題難以克服；而且有時一顆 IC 有數個相同元件，當只需使用一個時則常造成元件上的浪費。CPLD 提供一個為您的電路量身訂作的功能，將電路做成一顆專用的數位 IC。只要您依 CPLD 的設計方法設計，並將設計資料燒錄到容量大小適合的 CPLD 元件中，則該顆 CPLD 元件即成為您的電路的專用 IC，您原本龐大繁複的電路將變成單純的一顆 IC 來取代，且不用再花費心思去將電路中 IC 的編號磨掉了，因為別人無法讀出 IC 內的資料，更無法由 IC 編號看出您的設計理念，您不用擔心別人會由這顆您所設計的 IC 中竊取您的智慧結晶。雖然 CPLD 目前在價格上的偏高價位是它在市場上競爭的一個缺點，但它有眾多優點，而且目前價格也有逐步下降的情形，相信在未來數位電路的設計製作，CPLD 將成為未來潮流。

1-2 CPLD 的特性

- 一、**元件容量**：元件容量的大小，以閘數(gate count)來表示，閘數愈多表示其容量愈大，可用以製作的電路也愈大；CPLD 在相同品質及特性時，容量愈大其價格也愈高。所以，電路設計時，當儘可能的以容量較小的 CPLD 來完成，以降低成本。
- 二、**下載(燒錄)**：當以工具軟體設計好電路時，則需將設計完成之電路下載(燒錄)到 CPLD 之中；CPLD 具有重覆下載(燒錄)之功能，如 ATMEL 公司的 CPLD 一般可能可燒 1000 次以上。
- 三、**資料安全**：一般單晶片設計電路中，由於有人可能將單晶片中的程式讀出後，經由反組譯而得到程式原始碼，使得辛苦設計的程式遭人破解。CPLD 製作完成後的電路，因為內部硬體邏輯線路配置複雜，幾乎不可能讀出，所以別人無法由 CPLD 本身來破解。

四、**可規劃方法**：用來設計 CPLD 的電路主要有三種方法：

1. 圖形編輯法：利用繪製電路圖來設計電路，只要電路圖正確，畫好了也表示電路設計完成，省掉接線的麻煩。
2. 硬體描述語言(HDL)編輯法：利用 VHDL 或 AHDL 等硬體描述語言編輯。
3. 波形編輯法：利用所欲設計電路的輸入輸出特性，對其輸出入時序加以描述的編輯方法。一般工具軟體中尚有模擬功能，當設計完成時，可執行模擬功能來檢查是否可行。

五、**可靠度提高**：以 CPLD 完成之數位電路，比起一般數位電路減少了接線可能的錯誤以及雜訊干擾，使用上可靠度提高許多。

六、**電路體積縮小**：將一大堆數位 IC 組成的數位電路變成一顆 CPLD 來取代，電路體積自然大為縮小，且電路愈大影響愈多。

1-3 CPLD 主要生產廠商及產品簡介

- 一、ALTERA：ALTERA 公司所出的 CPLD 開發工具軟體 MAX+PLUS II 一般被認為是較成功的開發工具，在其網站上免費提供使用者下載。它也提供硬體描述語言(HDL)的綜合工具，也有另出一套 AHDL 硬體描述語言提供語法電路設計之用。ALTERA 公司生產的 CPLD 有：MAX3000/7000、APEX20K、FELX6K/10K、ACEX1K 等。
- 二、ATMEL：ATMEL 公司主要產品並非 CPLD，目前 CPLD 市場佔有率較高的是 ALTERA 與 XILIXN 公司，而 ATMEL 公司做了一些與這兩家公司相容的晶片，價格較低，練習用或低階產品規劃還蠻合適的。
- 三、Lattice-Vantis：Lattice 公司發明線上系統規劃(In-System Programming；簡稱 ISP)技術，主要用於將所設計好的電路下載(燒錄)到 PLD 或 CPLD 中，對 PLD 這方面產品發展很有貢獻。其主要產品有 ispLSI2000/5000/8000，MACH4/5。
- 四、XILIXN：XILIXN 公司發明場可規劃邏輯閘陣列(Field Programmable Gate Array；簡稱 FPGA)，是 PLD 及 CPLD 生產的老品牌，主要產品有：Coolrunner、Spartan、Vertex、XC9500/4000。



1-4 硬體下載轉接及實驗器工具

當設計好以 CPLD 元件製作的電路後，必須將其下載(燒錄)到 CPLD 元件內。如此該元件即具有該數位邏輯電路之功能。要將電路下載(燒錄)進 CPLD 元件，則必須有下載(燒錄)器，市面上下載(燒錄)工具有多種，在此介紹尼德電子(04-7384943)所生產好用又便宜的 CPLD 下載轉接器，提供讀者購買 CPLD 硬體工具時參考。

一、尼德所生產的下載轉接器優點如下：

1. 使用雙排接腳，可直接插於麵包板上使用，免去一般 CPLD 之 PLCC 包裝在做實驗時接腳之不便。
2. 具有 84 及 44 接腳之 PLCC 的 IC 座，可依所設計電路之大小來決定使用不同容量之 CPLD。
3. 操作簡單，下載(燒錄)電路使用方便迅速。
4. 使用彈性，可選擇由轉接器上提供電源或自行外接；可選擇使用 I/O 界面電壓是 5V 或 3.3V；可選擇由本轉接板上振盪晶體所振盪的時脈信號或自行接振盪電路。
5. 附有與其搭配的實驗器模板，省掉接線麻煩，做實驗方便迅速。

二、尼德公司出產之下載轉接器及實驗器模板之規格及說明：

1. 轉接板之設計同時具有下載(燒錄)CPLD 程式及腳位轉接之功能，做電路實驗時可以不用拔插 CPLD，省時又方便。
2. 轉接板可使用 ALTERA 公司之 EPM7128SLC84 或 EPM7064SLC44，或是分別以 ATMEL 公司之 ATF1508 及 ATF1504 代替之。方便使用者應用於不同功能需求之電路，大小晶片共用接腳，得一次選擇一顆使用。
3. I/O 腳位已標於轉接板上，大晶片腳位標於 PIN 外側，小晶片腳位標於 PIN 內側。
4. 轉接板上之四腳 IC 座可插上個人合適頻率之石英振盪器，使用彈性，也可以外接振盪電路由 CLK1 之 PIN 腳輸入。
5. 電源可選擇插上 ADAPTER 且穩壓之 5V，或是由 VccIN 之 PIN 腳輸入。
6. 晶片 I/O 界面電壓可選擇由 ADAPTER 且穩壓之 5V 來控制或是由 VccIO 之 PIN 輸入 5V 或是 3.3V 來控制(EPM7128SLC84 可以由 VccIO 腳的輸

- 入電壓來控制 I/O 的輸出入電壓，以符合外面電路是屬於 5V 或是 3.3V)。
7. 接上電源、25 TO 9 DOWNLOADER，以 9 TO 9 連接線接上電腦，即可直接燒錄晶片。
 8. 使用 ATMEL 公司之 EPM7128SLC84 或是 EPM7064SLC44 時可由 ALTERA 公司之 MAX+PLUS II 軟體直接燒錄(選擇燒錄界面為 ByteBlaster)。
 9. 使用 ATMEL 公司之 ATF1508 及 ATF1504 時，需安裝 ATMEL 公司之 POF2JED 轉檔程式及 ATMISP 燒錄程式，先以 POF2JED 轉檔程式將 MAX+PLUS II 編譯好之 POF 檔轉成 JED 檔，再以 ATMISP 燒錄程式燒錄之(選擇燒錄界面為 ByteBlaster)。
 10. 以上所有軟體均可由 ALTERA 公司網站(<http://www.altera.com/>)及 ATMEL 公司網站(<http://www.atmel.com/>)下載之。(ALTERA 下載 MAX+PLUS II，ATMEL 下載 POF2JED 及 ATMELISP)。

三、下載轉接板與實驗板腳位相關對照如下：

(EPM7128 或 ATF1508 腳位→實驗板零件)

4→SW3	11→DIPB3	20→DIPA1	28→DIPA7	35→E0
5→SW2	12→DIPB4	21→DIPA2	29→DIPA8	36→F0
6→SW2	15→DIPB5	22→DIPA3	30→A0	37→G0
8→SW0	16→DIPB6	24→DIPA4	31→B0	39→DOT0
9→DIPB1	17→DIPB7	25→DIPA5	33→C0	40→A1
10→DIPB2	18→DIPB8	27→DIPA6	34→D0	41→B1
44→C1	51→A2	58→G2	67→E3	75→ DG2
45→D1	52→B2	60→DOT2	68→F3	76→ DG3
46→E1	54→C2	61→A3	69→G3	77→ DG4
48→F1	55→D2	63→B3	70→DOT3	79→ DG5
49→G1	56→E2	64→C3	73→ DG0	80→ DG6
50→DOT1	57→F2	65→D3	74→ DG1	81→ DG7

註：SW 代表按鍵開關。

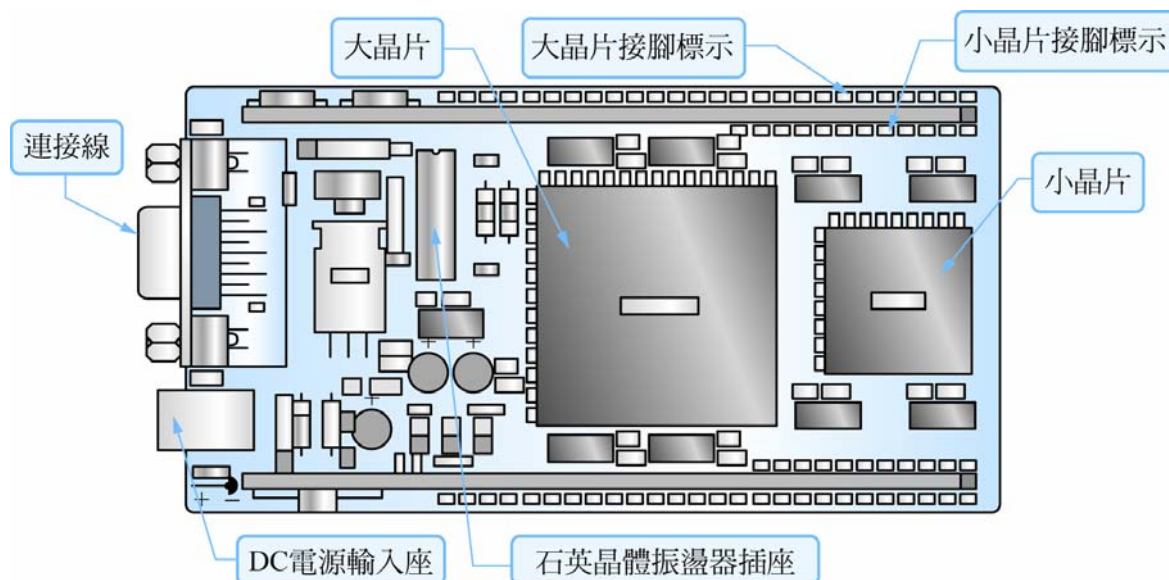
DIP 代表指撥開關。

A~G 代表七段顯示，DOT 為小數點。

DR0~ DR7 為紅色發光二極體(與 A3~DOT3 共用接腳)。

DG0~ DG7 為綠色發光二極體。

此 CPLD 轉接板使用極為容易，一般只要插上電源，插在麵包板上即可使用，不過為了容易使用與增加彈性，本 CPLD 轉接板加上一些功能，如圖 1-1 說明如下。



● 圖 1-1

四、此 CPLD 轉接板上有三個插 PIN 說明如下：

1. V_{CCIN} 插上時，使用 Adaptor 提供之電壓，並可由轉接板上之 V_{CCIN} 接腳提供 5V 之電壓供外界電路使用，未插上 Adaptor 提供之電壓時，則需由轉接板上之 V_{CCIN} 接腳輸入 5V 之電壓供本轉接板使用。
2. V_{CCIO} 插上時，使用 Adaptor 提供之電壓，此時晶片之 IO 界面電壓為 5V，可使用於 5V 系列之 TTL 界面。未插上時，可以由轉接板上之 V_{CCIO} 接腳輸入 5V 或是 3.3V 之電壓供本轉接板使用，藉以配合不同電壓準位之數位 IC。
3. CLK 插上時，可於振盪晶體插座上插上電路需要之振盪器使用，未插上時，則由轉接板上之 CLK1 輸入振盪訊號。此 CLK1 接到大晶片上之第 83PIN CLK 輸入端，或是接到小晶片上之第 43PIN CLK 輸入端。
4. 轉接板上之 CLK2 亦可輸入第二振盪訊號，此 CLK2 接到大晶片上之第 2 PIN 之 CLK 輸入端，或是接到小晶片上之第 2 PIN 之 CLK 輸入端。

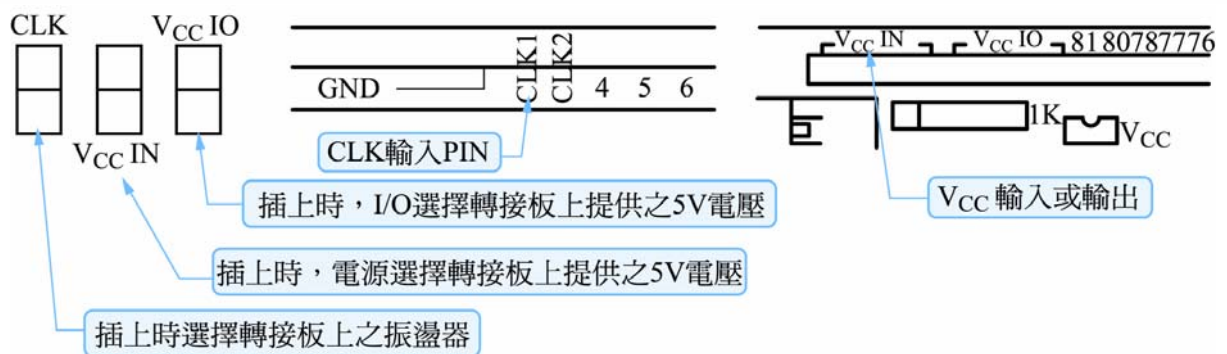


圖 1-2

五、下載轉接器及實驗器模板使用方法：

在使用下載轉接器及實驗器模板做實驗練習時，首先要先了解下載轉接器與實驗器模板的腳位相關位置。如上述對照圖表所示，84 隻腳的 CPLD 晶片在實驗板中取其 60 隻腳來做為輸入輸出用，當作輸入腳的有 4 個按鍵開關：SW3~SW0(即腳 4,5,6,8)、兩個指撥開關：B 指撥開關 DIPB1~DIPB8(即腳 9,10,11,12,15,16,17,18)、A 指撥開關 DIPA1~DIPA8(即腳 20,21,22,24,25,27,28,29)。當作輸出腳的有四個七段顯示器(0,1,2,3)及 16 個發光二極體(紅色 DR0~DR7，綠色 DG0~DG7)；其腳位配置：第 0 個七段顯示器(DIS0)接腳為 A0~F0 及 DOT0(即腳 30,31,33,34,35,36,37,39)、第 1 個七段顯示器(DIS1)接腳為 A1~F1 及 DOT1(即腳 40,41,44,45,46,48,49,50)、第 2 個七段顯示器(DIS2)接腳為 A2~F2 及 DOT2(即腳 51,52,54,55,56,57,58,60)、第 3 個七段顯示器(DIS3)接腳為 A3~F3 及 DOT2(即腳 61,63,64,65,67,68,69,70)、紅色七段顯示器 DR0~DR7、(即腳 61,63,64,65,67,68,69,70)、綠色七段顯示器 DG0~DG7(即腳 73,74,75,76,77,79,80,81)；其中紅色七段顯示器與第三個七段顯示器(DIS3)所用接腳皆為腳 61,63,64,65,67,68,69,70，表示其共用接腳，在使用到這幾隻腳做輸出時要注意紅色發光二極體及第三個七段顯示器(DIS3)會同時顯示。

使用下載轉接器及實驗器模板做實驗練習時注意事項：

- (1)在電路設計部份，當使用到輸入輸出接腳時時，要核對下載轉接器與實驗器模板的腳位相關位置，然後在做零件上腳位編輯時，給予配合實驗板上腳位。
- (2)接線部份：下載轉接器接上電源、9Pin 的 RS-232 連接線及 9Pin to 25Pin 轉接器後連接到電腦印表機埠。

- (3)下載(燒錄)部份：將設計好的電路變成下載(燒錄)的檔案格式後(例：ALTERA 生產的晶片為*.POF 檔；ATMEL 生產的為*.JED 檔)，執行下載(燒錄)程式(例：ATMEL 公司的晶片需執行 ATMELISP 程式)，即可驗證設計的成果是否正確。