



第五章

專題製作

在本章將介紹數位電子鐘專題製作，配合前面章節所介紹之組合邏輯及順序邏輯之觀念，組合小電路完成一個大電路的設計。

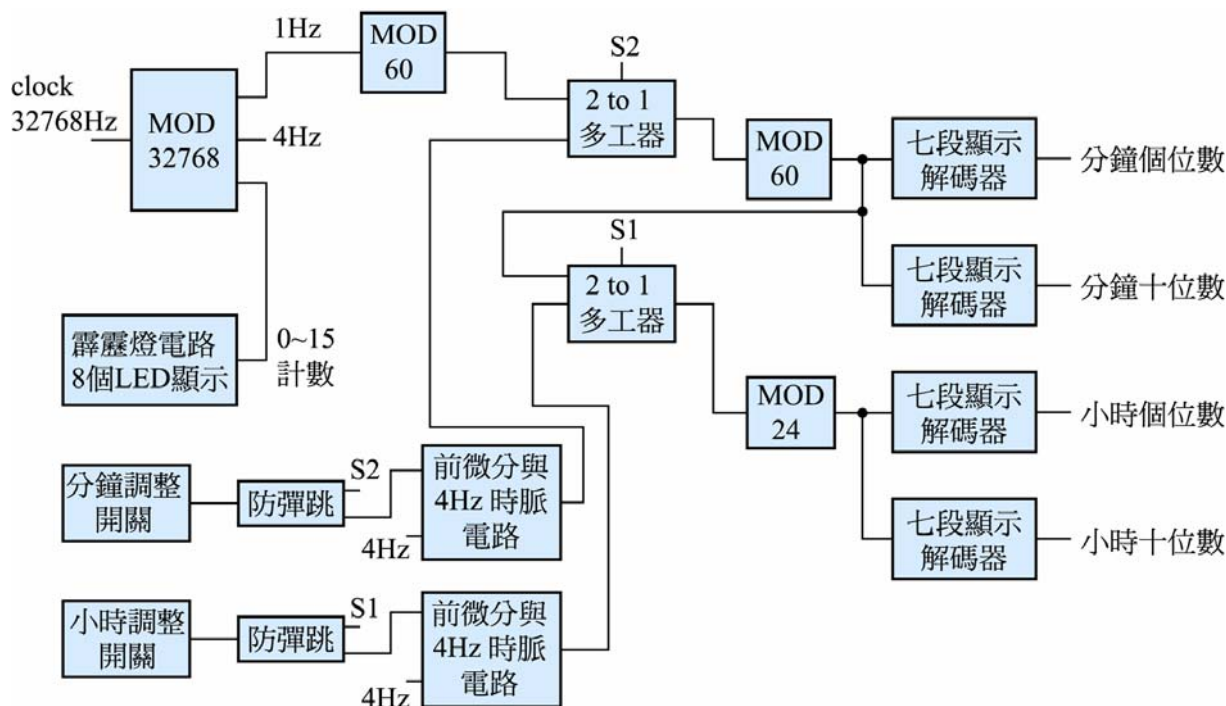
數位電子鐘功能說明：

1. 計時：時、分以七段顯示器顯示，秒以 LED 閃爍顯示。
2. 時間調整：可設定時、分；調整時間小時(或分)時，按一下小時(或分)之按鍵開關，可使小時(或分)上數 1；若按住小時(或分)之按鍵開關，則一秒後可快速上數(每秒上數 4)。
3. 有 LED 組成的鐘擺，來回輪流顯示 LED，每秒輪 1 次。

數位電子鐘功能要點及設計方法：

1. 經由晶體振盪電路振盪出 32768Hz 之穩定振盪頻率輸入。
2. 輸入端經由 MOD32768 可得 1Hz 之穩定頻率。
3. 1Hz 頻率接到輸出端經由 LED 可完成秒之閃爍動作。
4. 1Hz 頻率接到 2 對 1 多工器之 B 輸入端，再經由 MOD60 電路計數可得分鐘之值，此可經由個位數及十位數之共陰極七段顯示解碼器解碼之後接到共陰極七段顯示器即可顯示分鐘值。
5. MOD60 電路的分鐘值輸出同時接到另一個 2 對 1 多工器的 B 輸入端，再經由 MOD24 電路計數可得小時之值，此亦可經由個位數及十位數之共陰極七段顯示解碼器解碼之後接到共陰極七段顯示器即可顯示小時值。
6. 二個 2 對 1 多工器的 A 輸入則可分別為調整分鐘及小時之輸入。
7. 調整時間之輸入以開關(SW)來輸入，因為機械式開關會有彈跳現象，所以要有防彈跳電路，並配合前微分電路可得較穩定之調整時間輸入。
8. 防彈跳電路所需之週期 30ms 之振盪頻率可直接由 MOD32768 之第 9 支腳取得，其頻率為 32Hz，週期為 31.25ms 接近且大於 30ms，所以可直接取用。
9. 在此調整時間之輸入所要完成的設計功能是：當開關押一下就放開，會產生 1 個脈波計數，當開關押著超過 1 秒鐘，則將以 4Hz (delay clock) 的速度計數，用此方式調整較為迅速方便。
10. 當調整開關壓下時，2 對 1 多工器選擇調整開關輸入之按鍵脈波，當調整開關未壓下時 2 對 1 多工器選擇正常計時之脈波。
11. 當調整分鐘開關在作調整分鐘之動作時，小時之計數將停止。即若有分鐘調整超過 59，當其變成 00 之時，並不會在小時之計數產生進位。
12. 用 8 個 LED 來完成霹靂燈，1 秒鐘來回輪流亮一次。

根據以上敘述，可繪製如圖 5-1 之電路方塊圖。

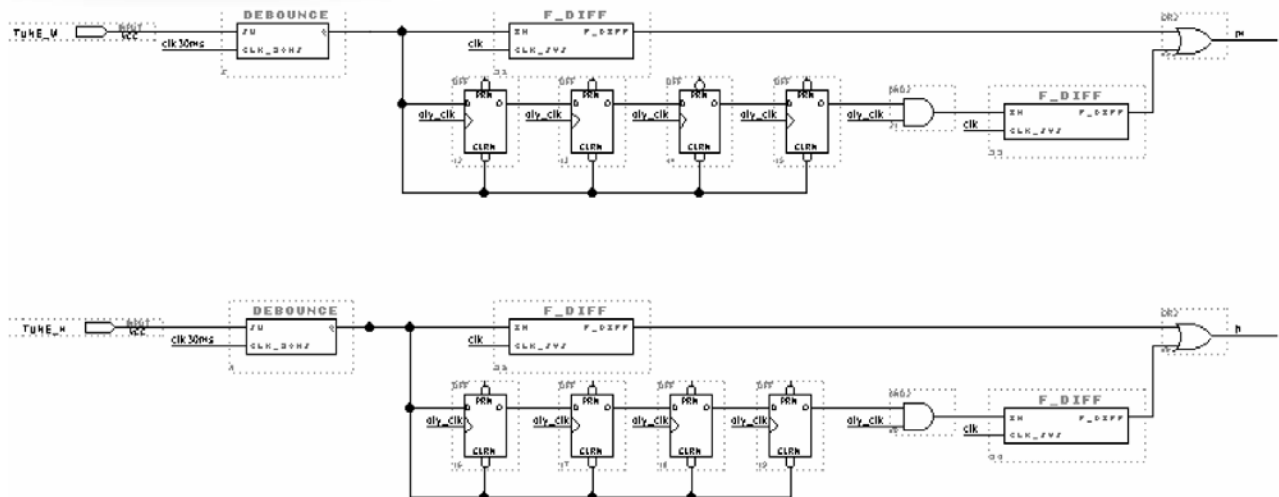


● 圖 5-1 數位電子鐘電路方塊圖

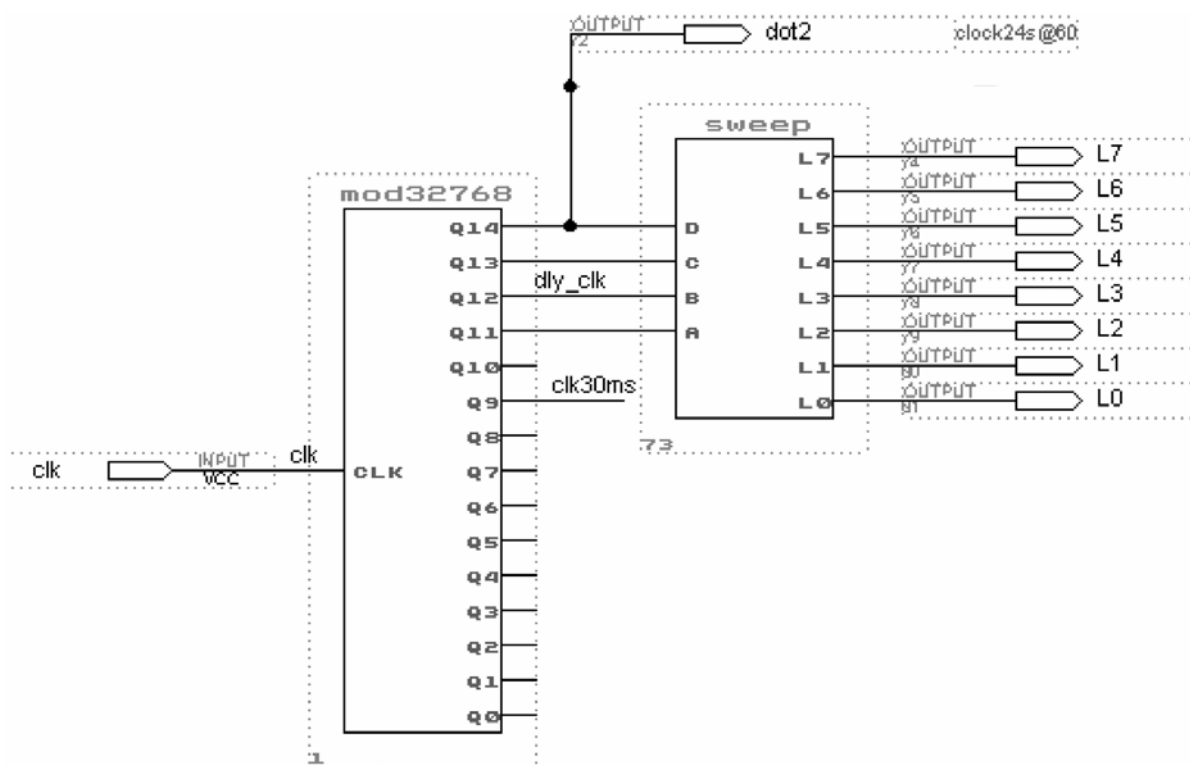
由以上方塊圖可知完成此電路需要多個電路的組合，其中名稱相同的小方塊之輸出入接腳代表其接線相連。因為多數方塊圖內電路已在前面章節中完成，因此可直接取用，已完成的電路有 MOD 32768，MOD 60，MOD 24，共陰極七段顯示解碼器、多工器、防彈跳電路、前微分電路。尚未完成的只有 4Hz 時脈電路及鐘擺電路，以下先分別介紹此二個電路，再組合其它部分來完成數位電子鐘電路。

一、4Hz 時脈電路及調整時間電路

此電路的主要目的在於完成調整時間之輸入所要完成的設計功能是：當開關押一下就放開，會產生 1 個計數脈波，當開關押著超過 1 秒鐘，則將以 4Hz (delay clock) 的速度計數。如圖 5-2 所示，TUNE_M 表示分鐘的調整，TUNE_H 表示小時的調整，其經由防彈跳電路(debounce)輸出後進入兩個電路，一為前微分電路，主要是使開關按一下即能夠在輸出產生一個時脈，使時間調整能上數加 1。另一為四個 D 型正反器電路，四個 D 型正反器的時脈輸入接到 dly_clk，dly_clk 的輸出為 MOD32768 的 Q12，其輸出為 4Hz。此電路的作用在於當開關 (TUNE_M 及 TUNE_H) 按住時，D 型正反器持續輸入 1，1 秒鐘之後每秒鐘會讓時間調整上數 4，因為 D 型正反器有四個且其時脈頻率為 4Hz。



(a) 調整時間電路



(b) 4Hz 時脈電路

● 圖 5-2 4Hz 時脈及調整時間電路圖

二、sweep 鐘擺電路

如圖 5-2(b)，MOD 32768 的 Q14 輸出為 1Hz，其接到 LED 可使其成為秒的閃爍燈號。Q14Q13Q12Q11 四條線的輸出接到 sweep 鐘擺電路的 DCBA，其

L0~L7 亮暗情形如 sweep 鐘擺電路真值表所示，當 DCBA 計數由 0~7 時，LED 分別由 L0 依序亮到 L7；當 DCBA 計數由 8~15 時，燈號分別由 L7 依序亮到 L0。而 DCBA 輸入為一 0~15 之計數器，因此 LED 會持續由 L0 亮到 L7，再由 L7 亮回 L0，如此反覆。因為其計數頻率為 16Hz，所以其 L0~L7 再由 L7~L0 亮一回的時間為 1 秒鐘。

● 表 5-1 sweep 鐘擺電路真值表

D	C	B	A	L7	L6	L5	L4	L3	L2	L1	L0
0	0	0	0	0	0	0	0	0	0	0	1
0	0	0	1	0	0	0	0	0	0	1	0
0	0	1	0	0	0	0	0	0	1	0	0
0	0	1	1	0	0	0	0	1	0	0	0
0	1	0	0	0	0	0	1	0	0	0	0
0	1	0	1	0	0	1	0	0	0	0	0
0	1	1	0	0	1	0	0	0	0	0	0
0	1	1	1	1	0	0	0	0	0	0	0
1	0	0	0	1	0	0	0	0	0	0	0
1	0	0	1	0	1	0	0	0	0	0	0
1	0	1	0	0	0	1	0	0	0	0	0
1	0	1	1	0	0	0	1	0	0	0	0
1	1	0	0	0	0	0	0	1	0	0	0
1	1	0	1	0	0	0	0	0	1	0	0
1	1	1	0	0	0	0	0	0	0	1	0
1	1	1	1	0	0	0	0	0	0	0	1

依照 sweep 鐘擺電路真值表，布林函數式如下：

$$L0 = \overline{D}\overline{C}\overline{B}\overline{A} + DCBA$$

$$L1 = \overline{D}\overline{C}\overline{B}A + DC\overline{B}\overline{A}$$

$$L2 = \overline{D}\overline{C}B\overline{A} + DC\overline{B}A$$

$$L3 = \overline{D}\overline{C}BA + DC\overline{B}\overline{A}$$

$$L4 = \overline{D}C\overline{B}\overline{A} + D\overline{C}BA$$

$$L5 = D\overline{C}B\overline{A} + \overline{D}C\overline{B}A$$

$$L6 = \overline{D}CBA + D\overline{C}\overline{B}\overline{A}$$

$$L7 = \overline{D}CBA + D\overline{C}\overline{B}\overline{A}$$

經由布林函數，可設計內部電路如圖 5-3 所示：

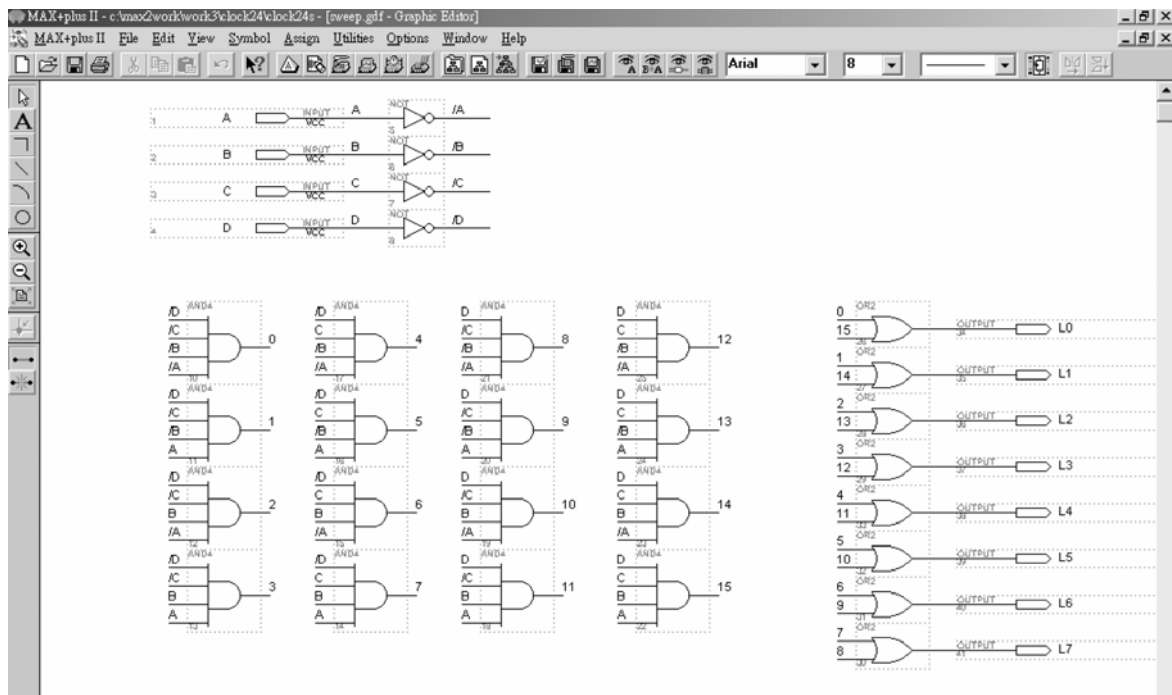
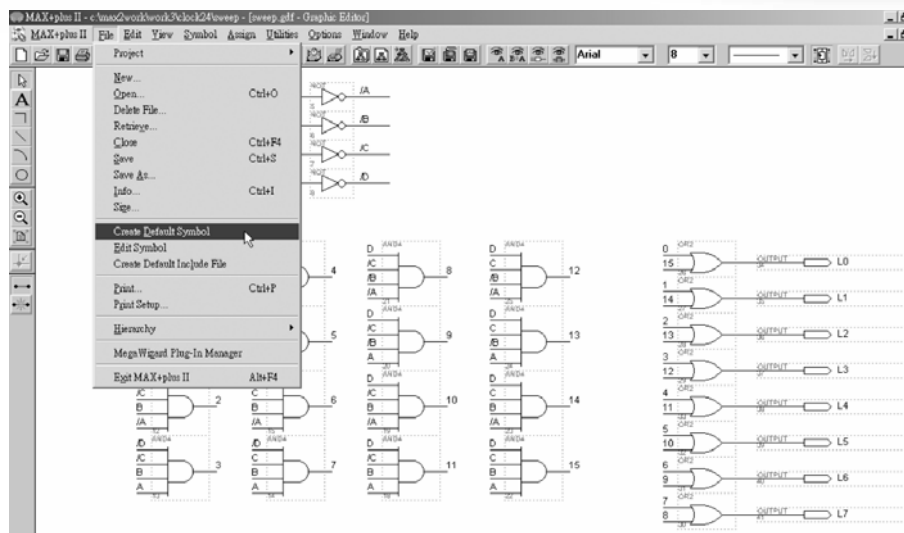


圖 5-3 sweep 鐘擺電路

欲將 sweep 鐘擺電路設計成一個自製元件，製作步驟如下：

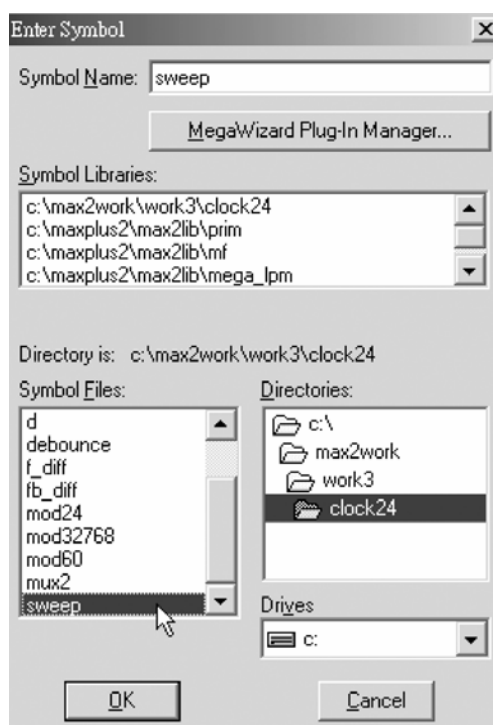
製作 sweep 鐘擺電路元件：

1. 開啟一個新圖形編輯檔，如圖 5-3 繪製電路圖。
2. 存檔，取檔名為 sweep.gdf。
3. 編譯。
4. 產生符號檔，點選 **File→Create Default Symbol**，即可產生新的元件(名稱 sweep.sym)。



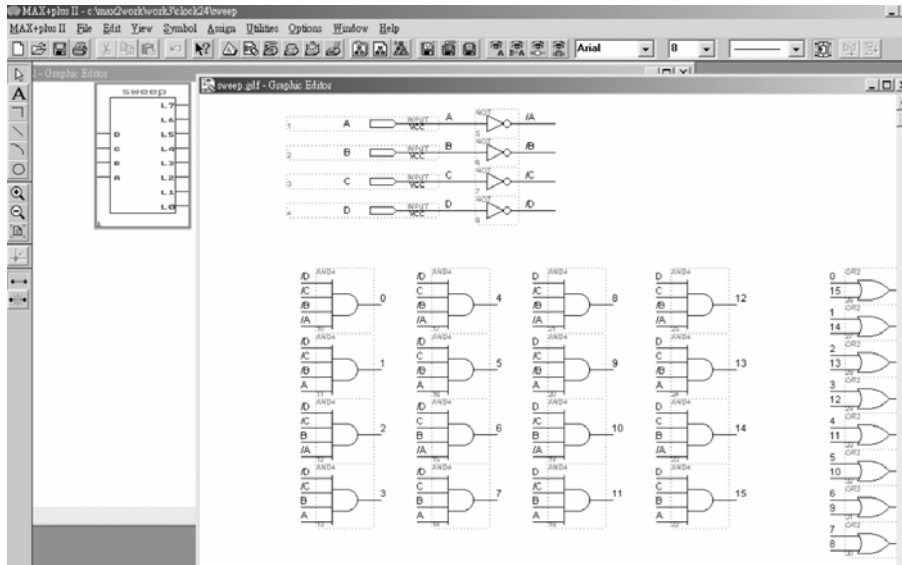
● 圖 5-4 製作自製元件視窗

5. 開啟新的圖形編輯檔，此時即可取用所製作的元件(sweep.sym)，點選 **Symbol** → **Enter Symbol**(或在編輯視窗按兩下 **Double Click**)，即出現元件取用視窗。



● 圖 5-5 取用元件視窗

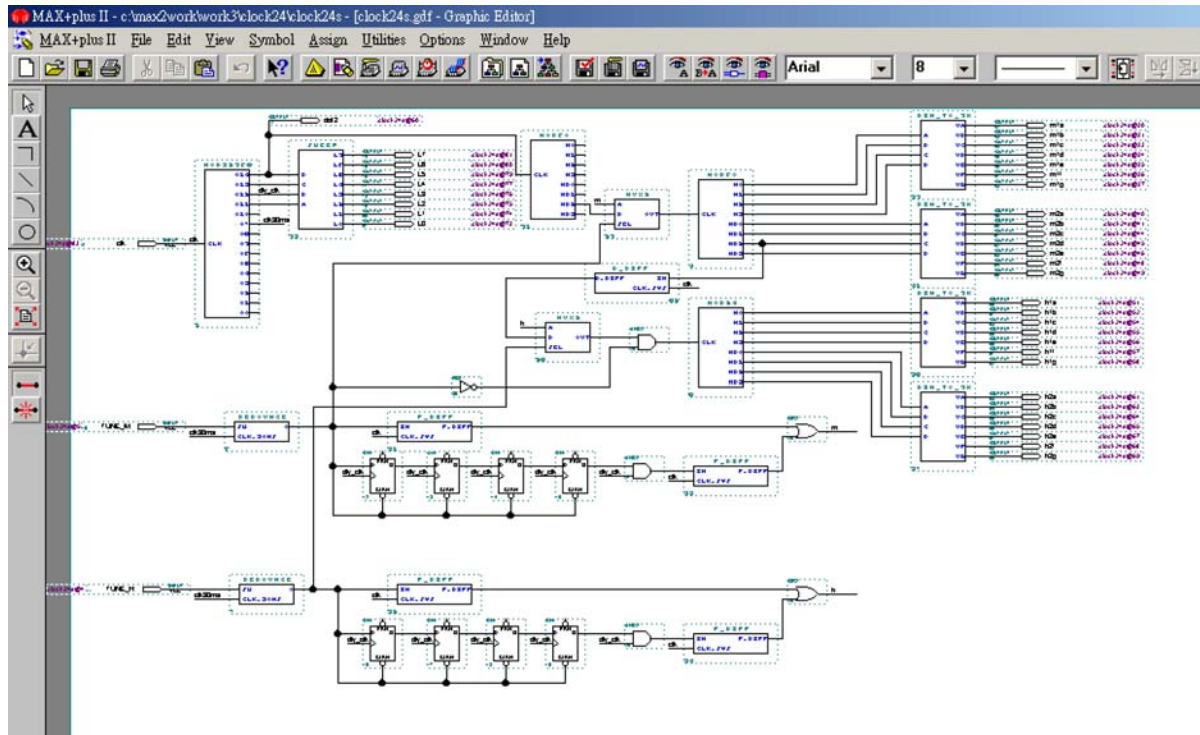
6. 取用 sweep 元件(symbol)：進入剛才存放 sweep 元件的資料夾，點選符號元件檔(Symbol File)sweep，按 **OK**，在圖形編輯視窗中，即可看到該元件(包裝後的 sweep 元件)。可在 sweep 元件上按兩下，即可開啟其內部電路視窗。



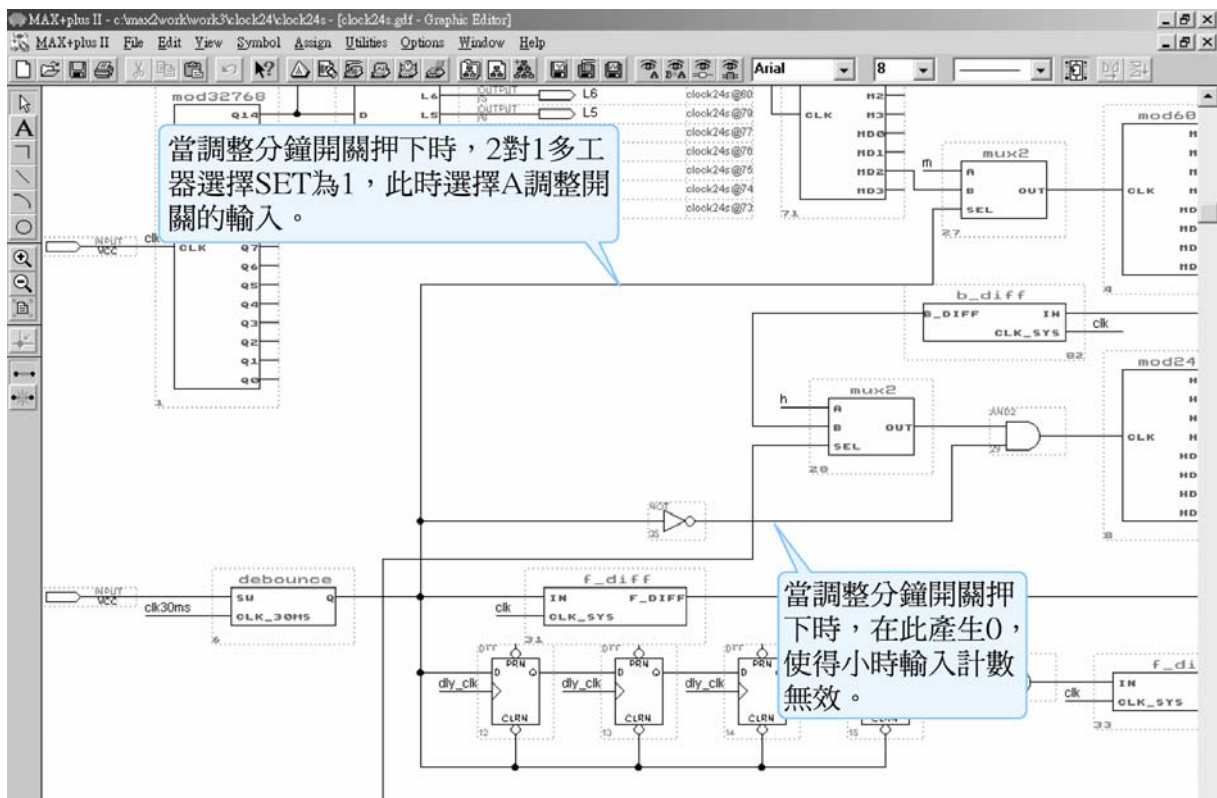
● 圖 5-6 自製元件內部電路圖

製作數位電子鐘電路需要的元件在前面章節已經介紹完畢，在此可將那些元件集中於一個資料夾，便可開始繪製電路圖，設計步驟如下：

1. 建立新資料夾，取名 clock24，並複製前面單元製作元件 MOD 32768，MOD 60，MOD 24，共陰極七段顯示解碼器、多工器、防彈跳電路、前微分電路、sweep 霹靂燈電路所完成繪圖檔(*.gdf)及元件檔(*.sym)儲存於該資料夾。
2. 執行 MAX+plus II 軟體，開啟新的圖形編輯檔，叫出儲存 clock24 資料夾的自製元件，利用它們配合邏輯閘及 D 型正反器完成數位電子鐘繪圖，如圖 5-7 所示。(因為電路圖甚大，讀者若在書本上看不清楚，可在隨書附贈光碟的 clock24 資料夾內找到此檔，檔名 clock24s。)



(a) 數位電子鐘電路圖



(b) 數位電子鐘部份電路解說圖

圖 5-7 數位電子鐘電路圖及解說

3. 點選 **File→Save As**，存檔於 clock24 資料夾內。在此取名數位電子鐘圖形檔案名稱為 clock24s。
4. **File→Project→Set Project to Current File**。
5. 指定 CPLD 晶片(Assign→Device)。

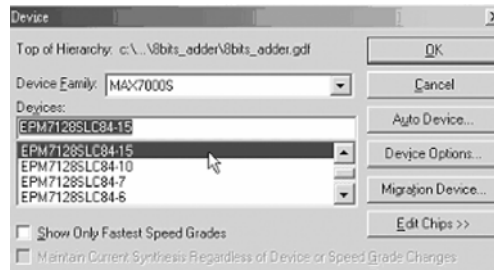


圖 5-8 指定晶片視窗

6. 編譯(MAX+plus II → Compiler)

設計完成數位電子鐘後，要知道其是否可正常執行，可執行模擬功能測試。

模擬步驟如下：

1. 開啟新的波形編輯檔案，設定功能模擬結束時間(File→End Time)，在此設 172800 μ s；設定格線間距(Options → Grid Size)，在此設 1 μ s；顯示在視窗中適當大小格線(View→Fit in Window)。

(在此因為一天有 86400 秒，有 0 與 1 兩種狀態，即 2 μ s 計數一次，172800 μ s 可計數 0~86399，而輸入時脈頻率是設定為 32768，所以需要模擬 32768 \times 172800=5662310400 μ s，若真的設定那麼長的模擬時間，電腦可能會當機，所以這部份的模擬難以執行，在此以 172800 μ s 來模擬試試。調整的開關部份則請讀者自行設定輸入狀態模擬)。

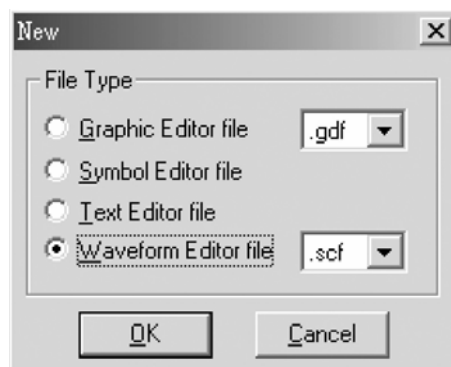


圖 5-9 開啟新檔視窗

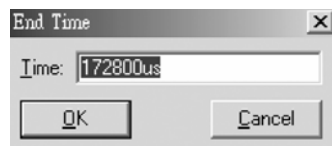


圖 5-10 模擬結束時間設定視窗

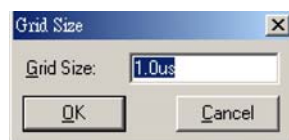
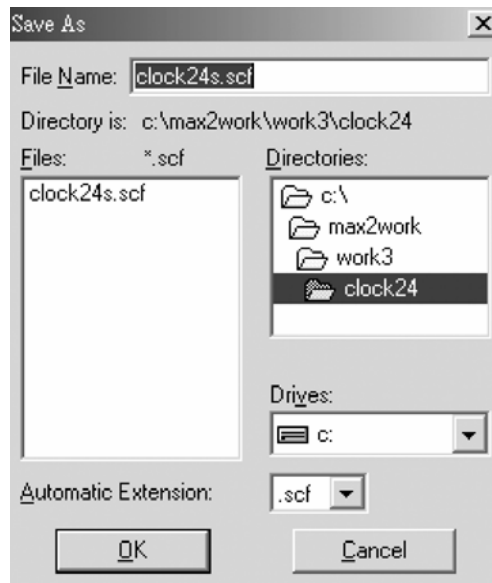
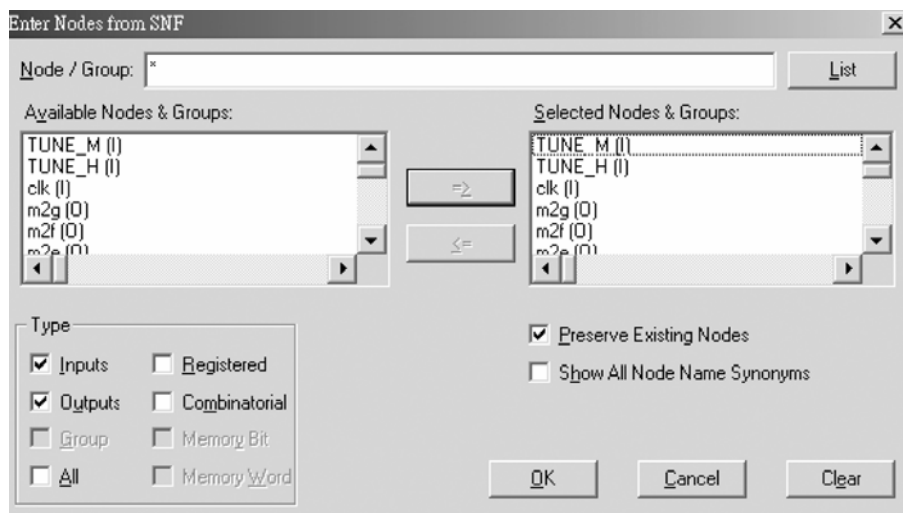


圖 5-11 模擬單位時間設定視窗

2. 儲存檔案(Save As)，檔名 clock24s.scf。輸入節點(Node→Enter Nodes from SNF，按 List 及 \Rightarrow ，OK)，編輯輸入計數器 (XC)。

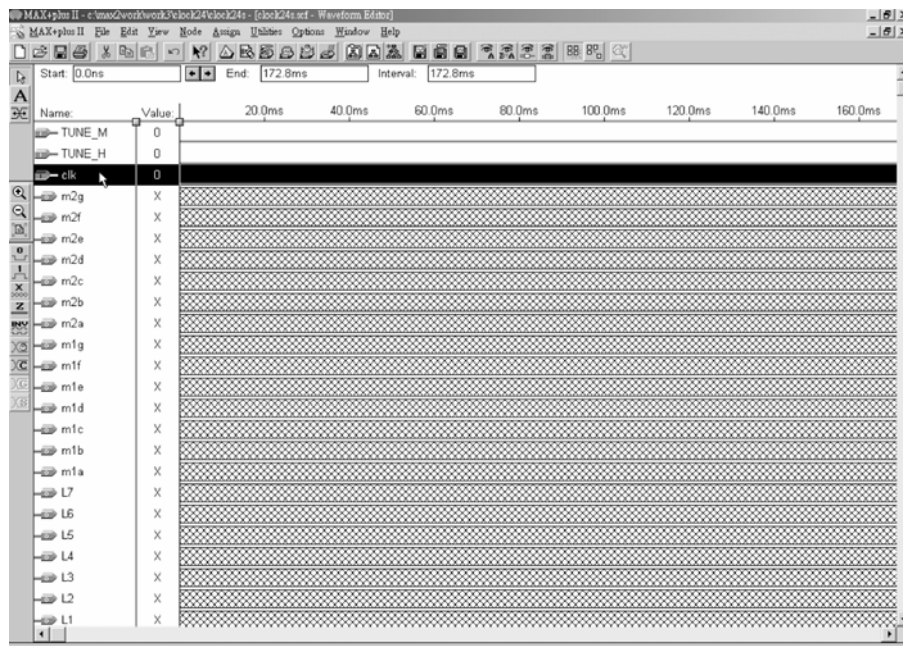


● 圖 5-12 另存新檔視窗



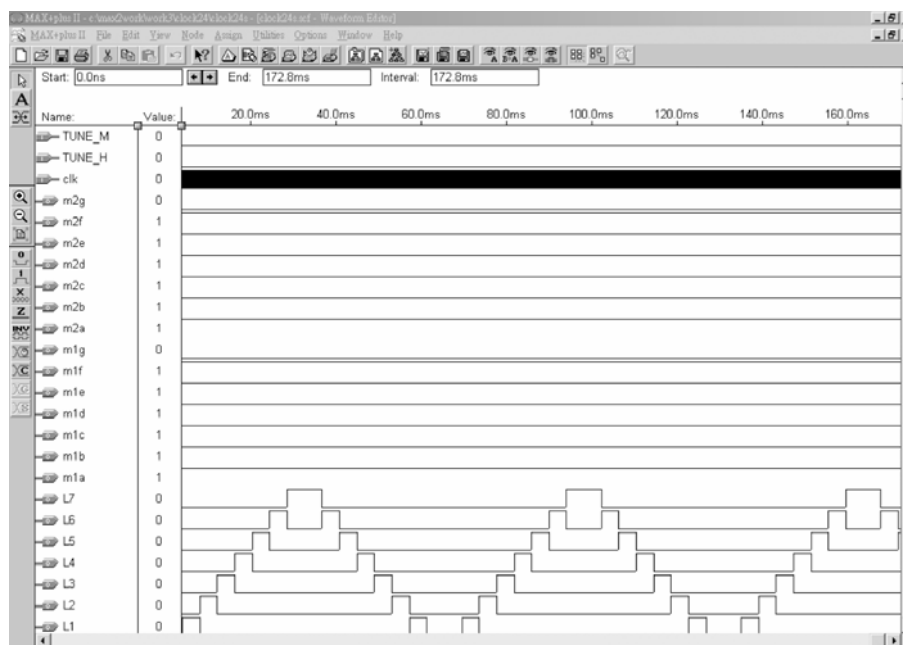
● 圖 5-13 輸出入節點選擇視窗

3. 點選 **clk**，再點選 **XC**，設定波形經每 1 個 grid size 轉態一次(Multiplied By = 1)，且每次轉態時計數器數值增加 1 (Increment By = 1)，以二進制(Binary)表示。



● 圖 5-14 模擬波形設定

4. 執行模擬(MAX+plus II → Simulator，按下 Start)如圖 5-15 所示，模擬沒有錯誤及警告，所得波形模擬結果符合數位電子鐘電路之結果。



● 圖 5-15 模擬結果

如上述經由步驟：畫電路圖→存檔→設為工作專案→指定 CPLD 晶片→編譯→軟體模擬→規劃腳位→編譯→下載燒錄(若是 Atmel 的晶片下載前需轉檔)後，即完成電路設計製作，此時可配合外部電路(或實驗器模組，需配合腳位規劃)來驗證。

模擬成功之後，可下載(燒錄)到實驗板做實際電路測試，以下為接到尼德公司實驗板的接腳表格，讀者可以按表中接腳設定以完成硬體電路測試。

表 5-2 電路圖輸出入腳位、CPLD 腳位及實驗器模組腳位對應表

腳位對應關係	輸 入	輸 出								
名 稱	CLK	L0	L1	L2	L3	L4	L5	L6	L7	dot2
CPLD 晶片腳位	PIN 83	PIN 73	PIN 74	PIN 75	PIN 76	PIN 77	PIN 79	PIN 80	PIN 81	PIN 60
實驗器模組對應腳位	CLK1	DG0	DG1	DG2	DG3	DG4	DG5	DG6	DG7	DOT2
腳位對應關係	輸 入		輸 出							
名 稱	TUNE_M	TUNE_H	m1a	m1b	m1c	m1d	m1e	m1f	m1g	
CPLD 晶片腳位	PIN 5	PIN 4	PIN 30	PIN 31	PIN 33	PIN 34	PIN 35	PIN 36	PIN 37	
實驗器模組對應腳位	SW2	SW3	A0	B0	C0	D0	E0	F0	G0	
腳位對應關係	輸 出									
名 稱	m2a	m2b	m2c	m2d	m2e	m2f	m2g			
CPLD 晶片腳位	PIN 40	PIN 41	PIN 44	PIN 45	PIN 46	PIN 48	PIN 49			
實驗器模組對應腳位	A1	B1	C1	D1	E1	F1	G1			
腳位對應關係	輸 出									
名 稱	h1a	h1b	h1c	h1d	h1e	h1f	h1g			
CPLD 晶片腳位	PIN 51	PIN 52	PIN 54	PIN 55	PIN 56	PIN 57	PIN 58			
實驗器模組對應腳位	A2	B2	C2	D2	E2	F2	G2			
腳位對應關係	輸 出									
名 稱	h2a	h2b	h2c	h2d	h2e	h2f	h2g			
CPLD 晶片腳位	PIN 61	PIN 63	PIN 64	PIN 65	PIN 67	PIN 68	PIN 69			
實驗器模組對應腳位	A3	B3	C3	D3	E3	F3	G3			

實驗器可選擇使用 CLK_i 輸入端，選擇由石英晶體振盪輸入時脈 32768Hz。84PIN 之 CPLD 其時脈輸入接腳必須用第 83PIN，而 44PIN 之 CPLD 則需用第 43PIN。在此需以 83PIN 接腳當時脈輸入端，第 0~7 個綠色 LED 接腳當輸出端 L0~L7；電路圖 dot2 接實驗器 DOT2；TUNE_M 及 TUNE_H 分別接實驗器 SW₂ 及 SW₃；m1a~m1g 接實驗器 A₀~G₀；m2a~m2g 接實驗器 A₁~G₁；h1a~h1g 接實驗器 A₂~G₂；h2a~h2g 接實驗器 A₃~G₃。